

관리번호	2020-미래형디스플레이-일반-품목-03	산업 기술 분류	중분류 I	중분류 II
과제성격	<input checked="" type="checkbox"/> 원천기술 <input type="checkbox"/> 혁신제품		디스플레이	반도체소자 및 시스템
융합유형	<input type="checkbox"/> 산업고도화형 <input type="checkbox"/> 사회문제해결형 <input checked="" type="checkbox"/> 신산업(시장)창출형 <input type="checkbox"/> 해당없음			
해당여부	<input checked="" type="checkbox"/> 특허연계 <input type="checkbox"/> 표준연계 <input type="checkbox"/> 디자인연계 <input type="checkbox"/> 글로벌협력형 R&D <input type="checkbox"/> 경쟁형 R&D <input type="checkbox"/> 기획경쟁 <input type="checkbox"/> 경진대회형 <input type="checkbox"/> 규제개선			
품목명	고해상도 대면적 디스플레이가 가능한 비실리콘계 반도체 TFT와 이를 활용한 CMOS 제조 핵심 기술개발 (TRL : [시작] 3단계 ~ [종료] 7단계)			
1. 개념 및 정의	<div> <input type="checkbox"/> 개념 <ul style="list-style-type: none"> ○ 기존 디스플레이산업에서 상용화되어 있는 실리콘 계열의 TFT를 대체하기 위해 산화물의 경우 전자이동도 100 cm²/Vs 이상, 정공이동도 15 cm²/Vs 이상의 고성능 TFT와 새로운 소재/소자 기술 및 소자 기능성 확장을 위한 CMOS 회로 구성 검증 기술을 목표로 함 ○ 현재 TV와 같은 대형 디스플레이는 70인치대를 벗어나 80인치 TV가 상용화하고 있으며, 해상도도 8k 급의 TV 또한 점차 시장을 확대해 가고 있음. 향후 점차 고해상도 디스플레이 개발이 요구되며, 240Hz의 8k 급 디스플레이 구현을 위해서는 100 cm²/Vs 이상의 이동도가 필요하다고 보고되고 있음. 따라서 이러한 고해상도/고주사율 디스플레이를 위한 고이동도의 신소재 TFT 기술개발이 필수적임 ○ 이와 더불어 회로의 전기적 성능 개선 및 활용 범위 확장을 위한 비실리콘계 반도체 기반 CMOS 로직 회로를 구성하기 위해서는 n형과 p형 TFT가 모두 필요하므로, 산화물의 경우 이미 양산화된 n형 반도체외에 p형 반도체를 이용한 TFT 기술이 필요함 ○ 고성능 n, p형 TFT로 CMOS 로직 회로 구현을 위한 핵심 원천기술 개발은 차세대 디스플레이 영역인 SOG (System on Glass), SOP (System on Plastic) 및 웨어러블 디바이스용 센서 내장 디스플레이 등으로 확장하기 위해서 필요한 기술임 </div> <div> <input type="checkbox"/> 개발내용 <ul style="list-style-type: none"> ○ 디스플레이 적용을 위한 고이동도 TFT 소자 특성 향상 기술 <ul style="list-style-type: none"> - 높은 이동도를 갖는 p형, n형 반도체 소재기술 (산화물의 경우 전자이동도 100 cm²/Vs 이상, 정공이동도 15 cm²/Vs 이상) - 신규 소재/소자에 적합한 n형, p형 반도체 제조 공정 기술 - 8세대 이상 대면적 기판에 적용이 가능한 높은 균일도 확보 기술 - 플렉서블 기판에 적용이 가능한 고신뢰성, 저온 공정 기술개발 ○ CMOS 회로 구성을 위한 비실리콘계 TFT 소자 기술 개발 <ul style="list-style-type: none"> - 다수 소자로 이루어진 로직 CMOS 회로 설계 및 동작 특성 향상 기술 - 빛(Light)과 같은 외부 환경에 대한 내구성 있는 소자의 전기적 신뢰성 향상 기술 </div>			

□ 개발결과와 활용방안

- 고해상도 대면적 디스플레이의 백플레인 소자
- 고성능 반도체 소재를 요구하는 RFID 태그, 웨어러블 기기, 헬스케어 시스템, 대형 플렉서블 안테나 어레이

□ 핵심 목표 성능

핵심 성능지표		단위	달성목표
1	CMOS용 TFT 전하이동도	cm ² /Vs	≥ 100/15*
2	I _{on} /I _{off} ratio	-	10 ⁷
3	증착 온도	°C	≤ 400
4	CMOS 회로 구동 제시	-	2종 이상**

* CMOS를 구성하는 n, p형 TFT에서 n형 100 cm²/Vs 이상이고 p형 15 cm²/Vs 이상 혹은 p형 100 cm²/Vs 이상이고 n형 15 cm²/Vs 이상이 되어야 함

** 단, CMOS 회로를 구성하는 n, p형 TFT가 각각 10개 이상 집적되어야 함

2. 국내외 기술 동향

- 산화물 기반 소재는 이미 n형 반도체소자가 양산에 적용된 바 있으므로 p형 소재 또한 일본, 사우디아라비아, 독일, 중국 등 여러 나라에서 연구가 이루어지고 있으며, 연구 방향은 공정 파라미터들의 제어나 산화 상태에 따른 소재 변화에 중점을 두고 있음
- 일본 동경공대 Hosono 교수 그룹에서는 delafossite 계열의 p-type TCO, CuAlO₂를 1997년 Nature지에 보고하여 산화물 연구를 촉발시킨 이후 CuInO₂, SrCu₂O₂ 등 다양한 3성분계 산화물 반도체 및 LnCuOCh (Ln = La, Pr and Nd; Ch = mixture of S and Se) 계의 4성분계 산화물 연구를 진행한 바 있음
- 중국 Wuhan 대학에서는 pulse laser deposition(PLD) 박막 증착법을 이용하여 High k 절연막인 HfON 위에 Cu₂O를 성장시키는 연구를 진행하고 있음. 기판의 온도가 감소함에 따라 채널층의 이온화된 결함과 결정립계가 감소하고 절연층/채널 계면의 결함 밀도가 감소하여 이동도가 증가함을 확인함. 또한 p형 Cu₂O TFT를 제조하여 4.3 cm²/Vs의 p형 산화물 반도체 전계 이동도 및 3X10⁶의 전류 점멸비 특성을 보고하였음
- 탄소 기반 소재중 그래핀의 경우 백플레인 소자의 채널 층에 적용되기 위해서 제로 밴드갭을 해결하기 위한 연구가 진행되고 있으며 카본 나노 튜브는 하나가 아닌 많은 수의 나노와이어 집합체를 TFT의 채널 영역으로 사용하는 연구를 하였음
- 국내의 경우 대학이나 연구소들을 중심으로 기초 연구들을 진행하고 있으며, 2원계 산화물인 Cu₂O, SnO 등을 TFT에 사용하는 연구를 진행하고 있음

3. 지원 필요성

□ 기술적 지원필요성

- 비정질 실리콘계 TFT 기술은 이동도가 제한적이고 다결정 실리콘 TFT 기술은

대면적 제품 대응이 제한적으로 이를 개선할 수 있는 신규 소재 및 소자 개발이 필요한 실정임. 또한, 기능성 확장을 극대화할 수 있는 CMOS 회로 구현용 소재 개발은 아직 기술개발 초기로 다양한 종류의 연구가 요구됨으로 이를 위한 산학연 공동 연구가 필요함

□ 경제적 지원필요성

- 현재 적용 중인 실리콘계를 뛰어 넘는 고성능 소재 기술의 개발을 통해 고부가가치를 가지는 고해상도, 고주사율 디스플레이 시장 선점하여 후발 주자들과의 시장 격차를 증가시킬 수 있을 것으로 기대됨. 또한, 기존의 디스플레이 시장을 넘어 비교적 고성능을 요구하는 웨어러블 기기, 헬스케어 시스템 시장 등 디스플레이가 융합될 수 있는 신시장을 창출해낼 가능성이 큼

□ 정부/정책적 지원필요성

- 현재 미국, 일본, 중국 등 관련 소재 기술 선도국의 경우 장기간의 연구를 통해 후발 주자들과의 기술 격차를 유지하고 있음. 이러한 기술 격차를 극복하고 국내 관련 산업의 경쟁력을 확보하여 세계시장 선도가 가능하기 위해서는 정부 차원에서의 적극적인 지원이 필요함. 또한, 소재 개발단계에서 실제 디스플레이 기기에 적용될 수준의 연구를 진행해야 하므로 정부가 구심점 역할을 하여 산학연 연구진들을 구성하는 것이 필수적임

4. 지원기간/예산/추진체계

- 지원단계 : 1단계(선행연구) : 3년 / 2단계(개발연구) : 2년
- 기간 : 54개월 이내 (1차연도 : 6개월, 2~5차연도 : 각 12개월)
- 정부출연금 : '20년 5억 이내 (총 정부출연금 45억원 이내)
- 주관기관 : (1단계) 비영리기관 / (2단계) 중소·중견기업(대기업 가능)
- 기술료 징수여부 (1단계) 비징수 / (2단계) 징수

* '19년 지원된 “디스플레이산업 고도화를 위한 R&D 및 인프라 연계 제조혁신 플랫폼 구축과 산업경쟁력 확보 지원” 과제(주관:한국디스플레이연구조합)의 세부과제로 추진 예정